

SZÁMÍTÓGÉPES ELEKTRONIKAI TERVEZÉS

Doktori szigorlati tematika

Készítette: Dr. Székely Vladimír egyetemi tanár
Dr. Arató Péter egyetemi tanár

Bevezetés: a gépi tervezés helye, szerepe az elektronikai szakterületen. Jellegzetes módszerek a gépi tervezésben: interaktív ember-gép kapcsolat, grafika használata. Szimuláció és szintézis. A tervezés részterületei. Digitális és analóg tervezés. Térben folytonos problémák, további fizikai dimenziók. Hardware-software co-design. Intellectual property (IP) blokkok. Összetett tervező rendszerek.

Matematikai háttér. Optimalizálási eljárások. Kereső eljárások, gradiens alapú eljárások, nemlineáris programozás. Lineáris és nemlineáris egyenletrendszerek, differenciálegyenletek megoldása. A térszámítási problémák jellegzetes algoritmusai: véges elem, véges differencia, stb. módszerek. A Monte-Carlo módszerek.

Rendszer szintű tervezés. A viselkedési leírás, mint a megoldandó feladat magasszintű specifikációja. A szabadsági fokok rögzítésének halaszthatósága. A viselkedési leírás formái (magasszintű programnyelvek, adatfolyam- és vezérlési gráfok). A pipeline működési mód lényege. Az elemi műveletek és az elemi műveleti gráf jellemző tulajdonságai. A magasszintű szintézis főbb lépései (ütemezés, allokáció, vezérléstervezés, a strukturális leírás létrehozása).

Az elemi műveleti gráf legrövidebb pipeline újraindítási idejének meghatározása. Az újraindítási idő csökkentése pufferbehelyezéssel és művelettöbbszörözés révén. A szinkronizáció szükségessége. A minimális és maximális szinkronizációs késleltetési értékek számítása.

Az allokáció célkitűzése és elvei. Topológiai allokáció, uniformizált és reguláris összeköttetésű processzorok kialakítása, szisztolikus struktúra képzése. Az egyidejűség kizárásán alapuló allokáció. Vezérlési elvek (koncentrált és elosztott vezérlés).

Az egészértékű lineáris programozáson (ILP) alapuló ütemezési eljárás. A listás ütemezési módszerek közös alap gondolata. Az erővezérelt (force-directed) ütemezési eljárás. Az újraindítási időtől függő lokális optimum meghatározása. A csúsztatott újraindítási idő alkalmazásának hatása a költségfüggvény feladatfüggő lokális optimumára.

VLSI digitális áramkörök tervezési metodikája. Top-down és bottom-up tervezés. A viselkedési és strukturális tervezés különválasztása. Leírási módszerek a feladat specifikáció alapján. A magasszintű logikai szintézis és a hardware-software codesign közötti összefüggések. A rendszerszintű szintézis. IP (Intellectual Property) eszközök alkalmazásának dekompozíciós módszerei. Az ismételt felhasználás (reuse) elve és módszerei.

Az áramkörleírás szintjei: specifikáció, hardware leírás, leírás hálózat-topológiával (logikai és alkatrész szinten), layout leírás. Viselkedési és strukturális leírás. VHDL és VHDL-A. Silicon compiler-ek, IC CAD rendszerek. Szimulációs és ellenőrző programok.

A viselkedési tartományból kiinduló, silicon compiler jellegű tervező rendszerek főbb részei. Optimalizálási lehetőségek a viselkedési tartományban. A "high-level" szintézis alapelvei. High-level szimuláció. Célkitűzés, realizáció. Leíró nyelvek. Ismert szimulációs programok.

Logikai szimuláció. A kapu-szintű szimuláció. Algoritmus- és modellproblémák. Terhelések és terjedési idők számítása. A vezetékek hatása (terjedési idő, csatolás). Vezeték modellezés. Jelváltás-szám és disszipáció becslés. A regiszter szintű szimuláció. Hibadiagnosztika, automatikus teszt-tervezés. Ismert logikai szimulációs programok.

Áramköri szimuláció. Az áramkörszimuláció alapalgoritmusai (lineáris, nemlineáris, tranziens analízis). Nagy hálózatok problémái, sparse technika. A modellezés problémái. Félvezető eszközök modellezése. Funkcionális modellek, makromodellek. A modellparaméter identifikáció. Érzékenység és tolerancia kérdések. Ismert áramkörszimulációs programok.

Mixed-mode szimuláció. Több fizikai területre (elektromos, termikus, mechanikus, stb.) és a csatolt jelenségekre kiterjedő szimuláció.

Fizikai folyamatok szimulációs vizsgálata. A félvezető eszközök belső működésének fizikai szimulációja. IC lapkák, részegységek sztatikus és dinamikus hőmérséklet eloszlásának gépi szimulációja. Integrált mikrorendszerek mechanikai, elektromos, termikus stb. szimulációja. Ismert eszközszimulációs és térszámító programok.

Integrált áramkörök speciális tervezési problémái. Integrált áramköri maszkok tervezése. Maszk-leíró nyelvek. Interaktív grafikus tervezés. Automatikus layout tervezés. A tervezési szabályok gépi ellenőrzése. Áramkör visszafejtés maszk geometriából. Az IC vezetékek modellezése. Szubsztrát csatolás szimulációja A szubmikronos struktúrák modellezési kérdései.

Részegységek, kártyák tervezése. Hibrid- és felületszerelt technológiákat támogató tervezőrendszerek. Alkatrész-elrendező és huzalozó algoritmusok. Kezdeti elrendezés tervezése: gráfelméleti megfontolások, véletlenszerű elrendezés, szisztematikus eljárások. Az elrendezés javítása: erő-nyomaték elv, párcserés módszer. Huzalozástervező módszerek: Lee algoritmus, csatorna algoritmus. Többrétegű huzalozás tervezése.

Tesztelhetőségre tervezés IC-n belül és részegységben. A boundary-scan szabvány. Tesztgenerálás és számítógép vezérelt tesztelés.

Irodalom:

- L.O. Chua - P.M. Lin: Computer-aided analysis of electronic circuits.
(Prentice-Hall, 1975)
- K.Tarnay et. al.: Modelling in Semiconductor electronics
(Akadémiai Kiadó, 1992)
- L.J.Herbst: Integrated Circuit Engineering, Oxford University Press, 1996
- A.F. Schwarz: Computer Aided Design of Microelectronic Circuits and Systems, Vol.1-2
(Academic Press, 1987)
- Kit Man Cham et.al.: Computer-aided Design and VLSI Design Development
(Kluwer, 1988)
- R. Camposano, W. Wolf: High-Level VLSI Synthesis
(Kluwer Academic Publisher, 1991)
- D. Gajski: High-level Synthesis
(Kluwer Academic Publisher, 1992)
- A. A. Jerraya et al.: Behavioral Synthesis and Component Reuse with VHDL
(Kluwer Academic Publisher, 1997)
- A. A. Jerraya, J. Mermet System-level Synthesis (NATO Science Series)
(Kluwer Academic Publisher, 1998)